



MD 3759 B2 2008.11.30

REPUBLICA MOLDOVA



(19) Agenția de Stat pentru Proprietatea Intelectuală

(11) 3759 (13) B2
(51) Int. Cl.: G06T 1/20 (2006.01)
G06T 5/50 (2006.01)
G06F 7/38 (2006.01)
G06F 13/12 (2006.01)
G05B 19/042 (2006.01)

(12) BREVET DE INVENȚIE

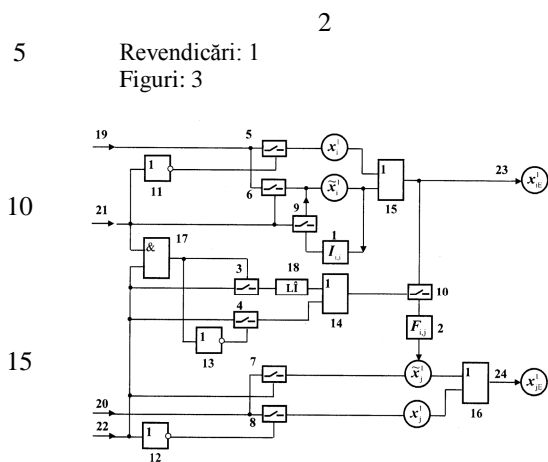
Table with 2 columns: (21) Nr. depozit, (22) Data depozit, (41) Data publicării cererii, (45) Data publicării hotărârii de acordare a brevetului, (71) Solicitant, (72) Inventatori, (73) Titular.

(54) Procesor pentru restabilirea imaginii

(57) Rezumat:

Invenția se referă la tehnica de calcul, și anume la procesoarele pentru restabilirea imaginilor.

Procesorul pentru restabilirea imaginii este compus dintr-un bloc de corecție a imaginii defectate a obiectului principal (1), bloc de corecție a imaginii defectate a obiectului subordonat (2), opt chei electronice (3), (4), (5), (6), (7), (8), (9) și (10), trei porți logice NU (11), (12) și (13), trei porți logice 2-SAU (14), (15), (16), o poartă logică 2-ȘI (17), o linie de întârziere (18), o intrare a imaginii obiectului principal (19), o intrare a imaginii obiectului subordonat (20), o intrare de semnalizare a defectării obiectului principal (21) și o intrare de semnalizare a defectării obiectului subordonat (22), precum și ieșiri ale obiectului principal adevărat (23) și ale obiectului subordonat adevărat (24).



MD 3759 B2 2008.11.30

**Descriere:**

Invenția se referă la tehnica de calcul, și anume la procesoarele pentru restabilirea imaginilor.

Sunt cunoscute procesoare pentru restabilirea imaginilor în care elementul de bază este definit ca două obiecte interdependente. Cel mai complicat obiect, cel ce poate avea mai multe stări reprezintă obiectul principal, iar celălalt - obiectul subordonat. De exemplu, televizorul și măsura pentru televizor reprezintă un element de bază. Cel mai complicat obiect este televizorul, prin urmare este obiectul principal, iar măsura - obiectul subordonat [1, 2].

Este cunoscut un procesor de restabilire a imaginii „Procesorul 1”, ce efectuează corecțiile defectărilor imaginii obiectului principal  $\tilde{x}_1^1$  și lasă fără schimbări imaginea obiectului subordonat  $x_2^1$  [3].

Dezavantajul procesorului dat constă în aceea că acesta nu poate fi aplicat în cazul dacă imaginea obiectului principal este adevărată, iar imaginea obiectului subordonat este defectată, și în cazul dacă imaginile ambelor obiecte, ale celui principal și ale celui subordonat, sunt defectate.

Mai este cunoscut un procesor de restabilire a imaginii „Procesorul 2”, ce efectuează corecțiile defectărilor imaginii obiectului subordonat  $\tilde{x}_2^1$  și lasă fără schimbări imaginea obiectului principal  $x_1^1$  [3].

Dezavantajul procesorului dat constă în aceea că acesta nu poate fi aplicat în cazul când imaginea obiectului principal este defectată, iar imaginea obiectului subordonat este adevărată, și în cazul dacă imaginile ambelor obiecte, ale celui principal și ale celui subordonat, sunt defectate.

De asemenea este cunoscut un procesor de restabilire a imaginii „Procesorul 3”, ce efectuează corecțiile defectărilor imaginii obiectului principal  $\tilde{x}_1^1$  și a celui subordonat  $\tilde{x}_2^1$  [3].

Dezavantajul procesorului dat constă în aceea că acesta nu poate fi aplicat în cazul când imaginea obiectului principal este defectată, iar imaginea obiectului subordonat este adevărată și în caz că imaginea obiectului principal este adevărată, iar imaginea obiectului subordonat este defectată.

Problema pe care o rezolvă invenția este elaborarea unui procesor pentru restabilirea imaginii elementului de bază ce poate fi aplicat indiferent de imaginea cărui obiect este defectată.

Procesorul înlătură dezavantajele menționate mai sus prin aceea că este compus dintr-un bloc de corecție a imaginii defectate a obiectului principal (1), un bloc de corecție a imaginii defectate a obiectului subordonat (2), o intrare a imaginii obiectului principal (19), o intrare a imaginii obiectului subordonat (20), o ieșire a imaginii adevărate a obiectului principal (23), o ieșire a imaginii adevărate a obiectului subordonat (24). Noutatea constă în aceea că mai conține opt chei electronice (3), (4), (5), (6), (7), (8), (9) și (10), o linie de întârziere (18), trei porți logice NU (11), (12) și (13), trei porți logice 2-SAU (14), (15) și (16), o poartă logică 2-ȘI (17), o intrare de semnalizare a defectării imaginii obiectului principal (21) și o intrare de semnalizare a defectării imaginii obiectului subordonat (22); totodată intrarea imaginii obiectului principal (19) este unită cu intrările cheilor (5) și (6), ieșirea cheii electronice (5) - cu prima intrare a porții logice 2-SAU (15), ieșirea cheii electronice (6) - cu a doua intrare a porții logice 2-SAU (15), intrarea de semnalizare a defectării imaginii obiectului principal (21) - cu intrarea primei porții logice NU (11), cu intrările de comandă ale cheilor electronice (6) și (9) și cu prima intrare a porții logice 2-ȘI (17), ieșirea porții logice NU (11) - cu intrarea de comandă a cheii electronice (5), a doua intrare a porții logice 2-SAU (15) - cu intrarea blocului de corecție a imaginii defectate a obiectului principal (1), ieșirea căruia este unită cu intrarea cheii electronice (9), ieșirea căreia este unită cu a doua intrare a porții logice 2-SAU (15); intrarea de semnalizare a defectării imaginii obiectului subordonat (22) este unită cu intrarea porții logice NU (12), cu intrarea de comandă a cheii electronice (7), cu intrările cheilor electronice (3) și (4) și cu a doua intrare a porții logice 2-ȘI (17), ieșirea căreia este unită cu intrarea de comandă a cheii electronice (3) și cu intrarea porții logice NU (13), ieșirea căreia este unită cu intrarea de comandă a cheii electronice (4), a cărei ieșire este unită cu a doua intrare a porții logice 2-SAU (14), ieșirea cheii electronice (3) - cu intrarea liniei de întârziere (18), ieșirea căreia este unită cu prima intrare a porții 2-SAU (14), a cărei ieșire este unită cu intrarea de comandă a cheii electronice (10), intrarea căreia este unită cu ieșirea porții logice 2-SAU (15) și cu ieșirea imaginii adevărate a obiectului principal (23), iar ieșirea cheii electronice (10) - cu intrarea blocului de corecție a imaginii defectate a obiectului subordonat (2), intrarea imaginii obiectului subordonat (20) este unită cu intrările cheilor (7) și (8), ieșirea cheii electronice (7) - cu ieșirea blocului de corecție a imaginii defectate a obiectului subordonat (2), și cu prima intrare a porții logice 2-SAU (16), ieșirea porții logice NU (12) - cu intrarea de comandă a cheii electronice (8), ieșirea căreia este unită cu a doua intrare a porții logice 2-SAU (16), ieșirea căreia este unită cu ieșirea imaginii adevărate a obiectului subordonat (24).

Invenția se explică prin desenul din fig. 1...3, care reprezintă:

- fig. 1, schema structurală a procesorului de restabilire a imaginii;
- fig. 2, imaginea defectată a obiectului principal și imaginea adevărată a obiectului subordonat;
- fig. 3, imaginea adevărată a obiectului de bază.

## MD 3759 B2 2008.11.30

4

5 Procesorul este compus dintr-un bloc de corecție a imaginii defectate a obiectului principal 1, realizat în baza unor rețele neuronale, un bloc de corecție a imaginii defectate a obiectului subordonat 2, realizat în baza unor rețele neuronale, opt chei electronice 3, 4, 5, 6, 7, 8, 9 și 10, trei porți logice NU 11, 12 și 13, trei porți logice SAU 14, 15, 16, o poartă logică ȘI 17, o linie de întârziere 18, intrări ale imaginilor obiectului principal 19, un obiect subordonat 20 de semnalizare a defectării obiectului principal 21 de semnalizare a defectării obiectului subordonat 22, ieșirile imaginilor adevărate ale obiectului principal 23 și ale obiectului subordonat 24.

10 Intrarea imaginii obiectului principal 19 este unită cu intrările cheilor electronice 5 și 6, ieșirea cheii electronice 5 este unită cu prima intrare a porții logice SAU 15, ieșirea cheii electronice 6 este unită cu ieșirea cheii electronice 9, cu intrarea blocului de corecție a imaginii defectate a obiectului principal 1 și cu a doua intrare a porții logice SAU 15. Ieșirea blocului de corecție a imaginii defectate a obiectului principal 1 este unită cu intrarea cheii electronice 9, ieșirea porții logice SAU 15 este conectată cu ieșirea imaginii adevărate a obiectului principal 23 și cu intrarea cheii electronice 10. Intrarea de semnalizare a defectării imaginii obiectului principal 21 este unită cu intrarea porții logice NU 11, cu intrările de comandă ale cheilor electronice 6 și 9 și cu prima intrare a porții logice ȘI 17. Ieșirea porții logice NU 17 este unită cu intrarea de comandă a cheii electronice 5, intrarea imaginii obiectului subordonat 20 este unită cu intrările cheilor electronice 7 și 8, ieșirea cheii electronice 7 este unită cu ieșirea blocului de corecție a imaginii defectate a obiectului subordonat 2 și cu prima intrare a porții logice SAU 16. Ieșirea cheii electronice 8 este unită cu a doua intrare a porții logice SAU 16, ieșirea porții logice SAU 16 este unită cu ieșirea imaginii adevărate a obiectului subordonat 24, intrarea de semnalizare a defectării imaginii obiectului subordonat 22 este unită cu intrarea porții logice NU 12, cu intrarea de comandă a cheii electronice 7, cu intrările cheilor electronice 3 și 4 și cu a doua intrare a porții logice ȘI 17. Ieșirea porții logice NU 12 este unită cu intrarea de comandă a cheii electronice 8, ieșirea porții logice ȘI 17 este unită cu intrarea de comandă a cheii electronice 3 și cu intrarea porții logice NU 13. Ieșirea porții logice NU 13 este unită cu intrarea de comandă a cheii electronice 4, ieșirea cheii electronice 4 este unită cu a doua intrare a porții logice SAU 14, ieșirea cheii electronice 3 este unită cu intrarea liniei de întârziere 18, iar ieșirea liniei de întârziere 18 - cu prima intrare a porții logice SAU 14, iar ieșirea porții logice SAU 14 - cu intrarea de comandă a cheii electronice 10, ieșirea cheii electronice 10 este unită cu intrarea blocului de corecție a imaginii defectate a obiectului subordonat 2.

30 Procesorul funcționează în modul următor:

La aplicarea la intrările 19 și 20 a combinației imaginilor obiectelor  $(\tilde{x}_i^1 - \tilde{x}_j^1)$ , la intrarea 21 vom avea logic „1”, ce semnalizează că imaginea obiectului principal este defectată, iar la intrarea 22 vom avea logic „0”, ce semnalizează că imaginea obiectului subordonat este adevărată.

35 Nivelul „1” logic aplicat la intrarea 21, va duce la conectarea cheilor 6 și 9, și deconectarea cheii 5. Atunci, asupra imaginii obiectului principal  $\tilde{x}_i^1$ , aplicată la intrarea 20, ce a trecut prin cheia 6, la cheia 9 va fi aplicat operatorul de corecție a defectărilor  $I_{i,i}$ . Ca rezultat al modificării parametrilor imaginii obiectului principal  $\tilde{x}_i^1$ , imaginea lui restabilită  $x_i^1$  va trece prin poarta logică SAU 15 și va fi aplicată la ieșirea 23 a procesorului.

40 Nivelul „0” logic aplicat la intrarea 22, inversat de poarta logică NU 12, va duce la conectarea cheii 8. Astfel, imaginea adevărată a obiectului subordonat  $x_j^1$  va trece prin poarta logică SAU 16, la ieșirea 24 a procesorului. În așa mod, la ieșirile procesorului va apărea imaginea adevărată a elementului de bază  $(x_{iE}^1 - x_{jE}^1)$ .

45 La aplicarea la intrările 19 și 20 a combinației imaginilor obiectelor  $(x_i^1 - \tilde{x}_j^1)$ , la intrarea 21 vom avea logic „0”, ce semnifică că imaginea obiectului principal este adevărată, iar la intrarea 22 vom avea logic „1”, ce semnifică că imaginea obiectului subordonat este defectată.

Nivelul „0” logic aplicat la intrarea 21, inversat de poarta logică NU 11, va duce la conectarea cheii 5. Atunci, imaginea adevărată a obiectului principal  $x_i^1$ , aplicată la intrarea 19, va trece nemodificată prin poarta logică SAU 15 la ieșirea 23 a procesorului.

50 Nivelul „1” logic aplicat la intrarea 22 va duce la conectarea cheilor 7 și 10 și deconectarea cheii 8. Astfel încât, semnalul de conectare a cheii 10 va trece prin poarta logică SAU 14 și cheia 4, comandată de poarta logică ȘI 17 și poarta logică NU 13. Cheia 4 se conectează datorită prezenței la intrarea 21 a procesorului nivelului logic „0” ce este aplicat la poarta logică ȘI 17. Atunci, asupra obiectului  $\tilde{x}_j^1$  aplicat la intrarea procesorului universal 20, ce trece prin cheia 7, va fi aplicat operatorul de corecție a defectărilor

## MD 3759 B2 2008.11.30

5

$F_{i,j}$  ale imaginii obiectului subordonat. În urma modificării parametrilor obiectului  $\tilde{x}_j^1$ , imaginea obiectului subordonat restabilit  $x_j^1$  va trece prin poarta logică SAU 16 spre ieșirea procesorului 24. Astfel, la ieșirile procesorului va apărea imaginea adevărată a elementului de bază  $(x_{iE}^1 - x_{jE}^1)$ .

5 La aplicarea la intrările 19 și 20 a combinației imaginilor obiectelor  $(\tilde{x}_i^1 - \tilde{x}_j^1)$ , la intrările 21 și 22 vom avea logic „1”, ce semnifică că imaginile obiectului principal și a celui subordonat sunt defectate.

Nivelul „1” logic aplicat la intrarea 21 va duce la conectarea cheilor 6 și 9 și deconectarea cheii 5. Atunci, asupra obiectului  $\tilde{x}_i^1$ , aplicat la intrarea 19 și trecut prin cheia 6, va fi aplicat operatorul de corecție a defectelor  $I_{i,j}$ , ce trece prin cheia 9. În urma modificării parametrilor imaginii obiectului  $\tilde{x}_i^1$ , prin poarta logică SAU 15 spre ieșirea procesorului 23, va trece imaginea restabilită a obiectului principal  $x_i^1$ .

10 Nivelul „1” logic aplicat la intrarea 21 va duce la conectarea cheilor 7 și 10 și deconectarea cheii 8. Încât, semnalul de conectare a cheii 10 va trece prin cheia 3 comandată de poarta logică ȘI 17 prin linia de întârziere 18 și poarta logică SAU 14. Întârzierea conectării cheii 10 este necesară pentru restabilirea imaginii obiectului principal  $\tilde{x}_i^1$ , deoarece, pentru combinația imaginilor obiectelor  $(\tilde{x}_i^1 - \tilde{x}_j^1)$ , inițial trebuie scutite defectele imaginii obiectului principal  $\tilde{x}_i^1$ , iar apoi ale obiectului subordonat  $\tilde{x}_j^1$ .

15 Atunci asupra obiectului  $\tilde{x}_j^1$  aplicat la intrarea procesorului 20, ce trece prin cheia 7, va fi aplicat operatorul de corecție a defectărilor  $F_{i,j}$  ale obiectului subordonat. Ca rezultat al modificării parametrilor imaginii obiectului  $\tilde{x}_j^1$ , imaginea obiectului subordonat restabilit  $x_j^1$  va trece prin poarta logică SAU 16 spre ieșirea procesorului 24. Astfel, la ieșirile procesorului va apărea imaginea adevărată a elementului de bază  $(x_{iE}^1 - x_{jE}^1)$ .

20 La aplicarea la intrările 19 și 20 a combinației imaginilor obiectelor  $(x_i^1 - x_j^1)$ , la intrările 21 și 22 vom avea logic „0”, ce semnifică că imaginile obiectului principal și a celui subordonat, sunt adevărate.

Nivelul „0” logic aplicat la intrarea 21, inversat de poarta logică NU 11, va duce la conectarea cheii 5. Atunci, imaginea adevărată a obiectului principal  $x_i^1$  aplicată la intrarea 19, va trece nemodificată prin poarta logică SAU 15 la ieșirea 23 a procesorului.

25 Nivelul „0” logic aplicat la intrarea 22, inversat de poarta logică NU 12, va duce la conectarea cheii 8. Astfel, imaginea adevărată a obiectului subordonat  $x_j^1$ , va trece prin poarta logică SAU 16, la ieșirea 24 a procesorului. În așa mod, la ieșirile procesorului va apărea imaginea adevărată a elementului de bază  $(x_{iE}^1 - x_{jE}^1)$ .

30 Exemplu de realizare a invenției. Să admitem că elementul de bază reprezintă un televizor și o măsută pentru televizor. Presupunem că imaginea măsuței pentru televizor este defectată, iar imaginea televizorului este adevărată (fig. 2). În acest caz, la intrările 19 și 20 va fi aplicată combinația de obiecte  $(x_i^1 - \tilde{x}_j^1)$ , la intrările 21 vom avea logic „0”, ceea ce semnifică că imaginea obiectului principal este adevărată, iar la intrarea 22 vom avea logic „1”, ce semnifică că imaginea obiectului subordonat este defectată.

Nivelul „0” logic aplicat la intrarea 21, inversat de poarta logică NU 11, va duce la conectarea cheii 5. Atunci, imaginea adevărată a televizorului  $x_i^1$  aplicată la intrarea 19, va trece nemodificată prin poarta logică SAU 15 la ieșirea procesorului 23.

40 Nivelul „1” logic aplicat la intrarea 22 va duce la conectarea cheilor 7 și 10, și deconectarea cheii 8. Astfel încât, semnalul de conectare a cheii 10 va trece prin poarta logică SAU 14 și cheia 4, comandată de poarta logică ȘI 17 și poarta logică NU 13. Cheia 4 se conectează datorită prezenței la intrarea 21 a procesorului a nivelului logic „0” ce este aplicat la poarta logică ȘI 17. Atunci, asupra imaginii defectate a măsuței pentru televizor  $\tilde{x}_j^1$ , aplicată la intrarea procesorului 20, ce trece prin cheia 7, va fi aplicat operatorul de corecție a defectărilor  $F_{i,j}$  obiectului subordonat. În urma modificării parametrilor obiectului

$\tilde{x}_j^1$ , obiectul subordonat restabilit  $x_j^1$  va trece prin poarta logică SAU 16 spre ieșirea procesorului 24. Astfel, la ieșirile procesorului va apărea imaginea adevărată a elementului de bază ( $x_{iE}^1 - x_{jE}^1$ ) (fig. 3).

5

## (57) Revendicări:

Procesor pentru restabilirea imaginii, compus dintr-un bloc de corecție a imaginii defectate a obiectului principal (1), un bloc de corecție a imaginii defectate a obiectului subordonat (2), o intrare a imaginii obiectului principal (19), o intrare a imaginii obiectului subordonat (20), o ieșire a imaginii adevărate a obiectului principal (23), o ieșire a imaginii adevărate a obiectului subordonat (24), **caracterizat prin aceea că** conține opt chei electronice (3), (4), (5), (6), (7), (8), (9) și (10), o linie de întârziere (18), trei porți logice NU (11), (12) și (13), trei porți logice 2-SAU (14), (15) și (16), o poartă logică 2-ȘI (17), o intrare de semnalizare a defectării imaginii obiectului principal (21) și o intrare de semnalizare a defectării imaginii obiectului subordonat (22); totodată intrarea imaginii obiectului principal (19) este unită cu intrările cheilor (5) și (6), ieșirea cheii electronice (5) - cu prima intrare a porții logice 2-SAU (15), ieșirea cheii electronice (6) - cu a doua intrare a porții logice 2-SAU (15), intrarea de semnalizare a defectării imaginii obiectului principal (21) - cu intrarea primei porții logice NU (11), cu intrările de comandă ale cheilor electronice (6) și (9) și cu prima intrare a porții logice 2-ȘI (17), ieșirea porții logice NU (11) - cu intrarea de comandă a cheii electronice (5), a doua intrare a porții logice 2-SAU (15) - cu intrarea blocului de corecție a imaginii defectate a obiectului principal (1), ieșirea căruia este unită cu intrarea cheii electronice (9), ieșirea căreia este unită cu a doua intrare a porții logice 2-SAU (15); intrarea de semnalizare a defectării imaginii obiectului subordonat (22) este unită cu intrarea porții logice NU (12), cu intrarea de comandă a cheii electronice (7), cu intrările cheilor electronice (3) și (4) și cu a doua intrare a porții logice 2-ȘI (17), ieșirea căreia este unită cu intrarea de comandă a cheii electronice (3) și cu intrarea porții logice NU (13), ieșirea căreia este unită cu intrarea de comandă a cheii electronice (4), a cărei ieșire este unită cu a doua intrare a porții logice 2-SAU (14), ieșirea cheii electronice (3) - cu intrarea liniei de întârziere (18), ieșirea căreia este unită cu prima intrare a porții 2-SAU (14), a cărei ieșire este unită cu intrarea de comandă a cheii electronice (10), intrarea căreia este unită cu ieșirea porții logice 2-SAU (15) și cu ieșirea imaginii adevărate a obiectului principal (23), iar ieșirea cheii electronice (10) - cu intrarea blocului de corecție a imaginii defectate a obiectului subordonat (2), intrarea imaginii obiectului subordonat (20) este unită cu intrările cheilor (7) și (8), ieșirea cheii electronice (7) - cu ieșirea blocului de corecție a imaginii defectate a obiectului subordonat (2), și cu prima intrare a porții logice 2-SAU (16), ieșirea porții logice NU (12) - cu intrarea de comandă a cheii electronice (8), ieșirea căreia este unită cu a doua intrare a porții logice 2-SAU (16), ieșirea căreia este unită cu ieșirea imaginii adevărate a obiectului subordonat (24).

## (56) Referințe bibliografice:

1. Мардаре И. Главные и подчиненные объекты в задачах восстановления изображений. Труды 5-ой Международной научно-практической конференции "Современные информационные и электронные технологии". Одесса, Украина, 23-27.05.2005, стр. 153
2. Mardare I. The intellectual processor on basis of 2-nd order objects in restoration of images. Proceedings of international Symposium an SPIE Event "Defense and Security". Orlando, Florida, USA, 17-21.04.2006, p. 96
3. Mardare I. Sistemul intelectual de restabilire a imaginii. Intellectus, Chișinău, 2005, Nr. 4, p. 72-76.

Șef secție:

SĂU Tatiana

Examinator:

GHIMZA Alexandru

Redactor:

UNGUREANU Mihail

