

РЕАЛИЗАЦИЯ ЦИФРОВОЙ МОДУЛЯЦИИ/ДЕМОДУЛЯЦИИ BPSK - СИГНАЛОВ

Герман СОРОКИН, Вадим УНГУРЯН, Сергей ГРИЦКОВ

Технический Университет Молдовы

Abstract: *This article discusses the implementation of the digital modulation/demodulation BPSK – signals using the PLD and DDS generator. The features of the formation of phase-shift keyed signal using the DDS generator were considered. Are represented the results of the modulation/demodulation BPSK – signals.*

Ключевые слова: BPSK-сигнал, компаратор.

I. Введение

Модуляция сигналов выполняется с целью повышения эффективности и помехоустойчивости процесса передачи информации по радиоканалу. В большинстве случаев методы модуляции основываются на управлении параметрами сигналов в соответствии с информационным сообщением. Выбор метода модуляции обусловлен требованиями по пропускной способности канала связи, помехозащищенности и т.п.

Одним из наиболее эффективных видов модуляции, является фазовая модуляция (ФМ, англ. Phase-shift keying (PSK)), так как она обеспечивает более высокую помехоустойчивость и позволяет эффективнее использовать мощность передатчика. На практике наиболее часто используются двоичная фазовая модуляция (BPSK-Binary phase-shift keying) и квадратурная фазовая модуляция (QPSK – Quadrature phase-shift keying).

Самой простой формой фазовой модуляции является BPSK. Она предполагает изменение фазы несущего сигнала в зависимости от передаваемого символа. Символ «0» передается несущей с фазовым сдвигом на 180 градусов, а «1» -несущей без сдвига фазы.

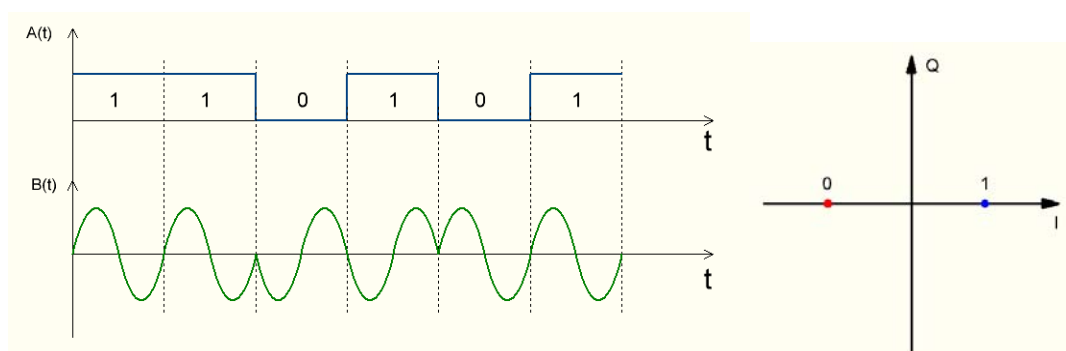


Рис.1 A(t)-модулирующий сигнал; B(t)-фазомодулированный сигнал

и его сигнальное созвездие.

В настоящее время, в связи со стремительным развитием элементной базы, появилась возможность построить модулятор/демодулятор на основе цифровых элементов. Что позволяет выполнить данную задачу без применения громоздких аналоговых компонентов.

В статье [1] был рассмотрен метод демодуляции BPSK – сигналов с использованием ADC(Analog to Digital Converter) и PLD-структур (Programmable Logic Devices). Данный метод имеет относительную аппаратную сложность, так как требует быстродействующего 32 - разрядного регистра и ADC.

В данной статье предлагается рассмотреть метод демодуляции BPSK-сигналов с преобразованием модулированного сигнала в последовательность импульсов прямоугольной формы.

II. Реализация модулятора/демодулятора.

В данной статье рассмотрена реализация цифрового BPSK – модулятора/демодулятора на основе PLD-структур, DDS генератора и быстродействующего компаратора.

DDS генератор обеспечивает легкое и удобное управление частотой и фазой сигнала. Он является цифровым прибором, и представляет собой DAC с аккумулятором фазы, таблицей значений преобразования фазы в значения амплитуд косинуса. Большинство DDS генераторов имеет отдельный регистр, в который можно записать код задающий фазу. Изменение содержимого регистра фазы меняет фазу сигнала, и таким образом осуществляется PSK модуляция. Для тех применений, где требуется высокочастотная модуляция, в DDS предусмотрены регистры фазы, в которые заранее можно записать код, а затем выбирать его с помощью дополнительного вывода PSELECT.

Для реализации модулятора еще необходима схема, которая будет выполнять анализ значения передаваемого информационного символа, и принимать решение о смене фазы. Для данной задачи удобно применять микросхемы с программируемой структурой (PLD).

На рис.2 представлена блок-схема цифрового модулятора на основе PLD и DDS генератора.

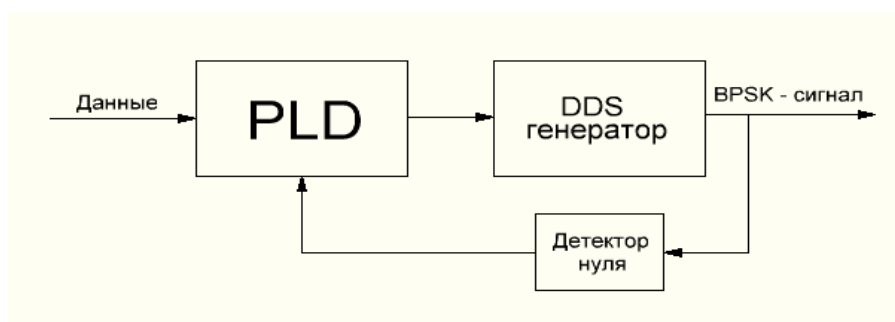


Рис.2 Блок-схема цифрового BPSK-модулятора.

Переключение фазы сигнала необходимо выполнять при переходе синусоиды через ноль. Задачу детектирования нуля выполняет компаратор. При смене фазы модулированного сигнала возникают ложные срабатывания компаратора (рис.3).

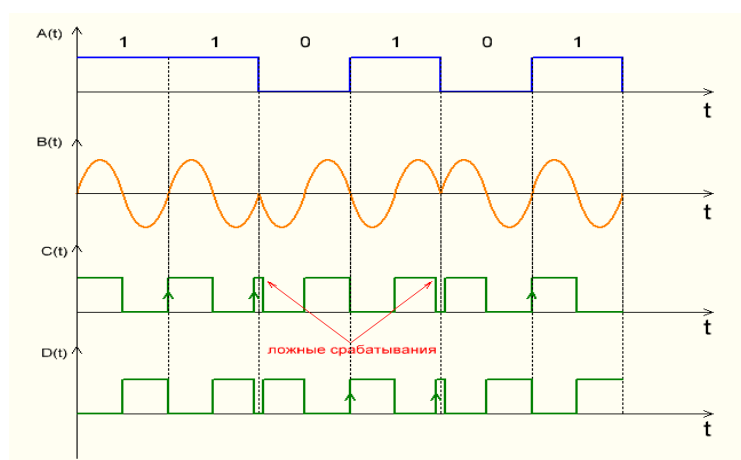


Рис.3 A(t)-модулирующий сигнал; B(t)-фазомодулированный сигнал;

C(t)-Выходной прямой сигнал детектора нуля; D(t) -Выходной инверсный сигнал детектора нуля.

Выходы компаратора используются как источники тактовых импульсов, а смена фазы модулирующего сигнала выполняется только по положительному фронту сигнала компаратора. При смене фазы модулирующего сигнала выполняется смена источника тактирования.

Ниже на рис.4 представлен алгоритм работы цифрового модулятора BPSK-сигналов.

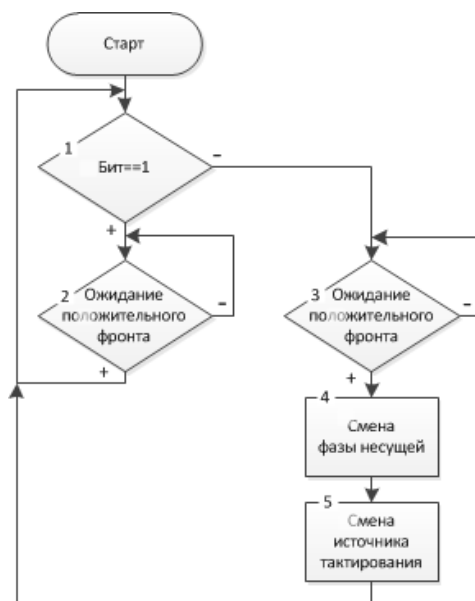


Рис.4 Алгоритм работы цифрового BPSK-модулятора.

После включения, модулятор выполняет проверку значения модулирующего сигнала. Если его значение равно 0, то при положительном фронте сигнала компаратора выполняется смена фазы манипулированного сигнала, а также смена источника тактирования. В противном случае, если значение модулирующего бита равно 1, фаза манипулированного сигнала остается неизменной. Ниже на рис.5 представлена осциллограмма фазомодулированного сигнала.

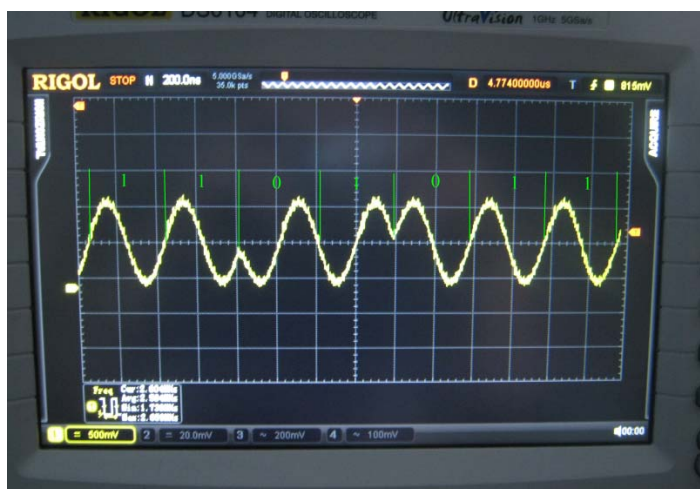


Рис.5 Фазомодулированный сигнал.

Реализация модулятора выполнена с применением DDS генератора AD9835, фирмы Analog Devices. Получен фазомодулированный сигнал частотой 2,4 МГц. Данная частота ограничена быстродействием DDS генератора.

Цифровой демодулятор BPSK-сигналов построен по ниже приведенной структурной схеме (рис.6.).

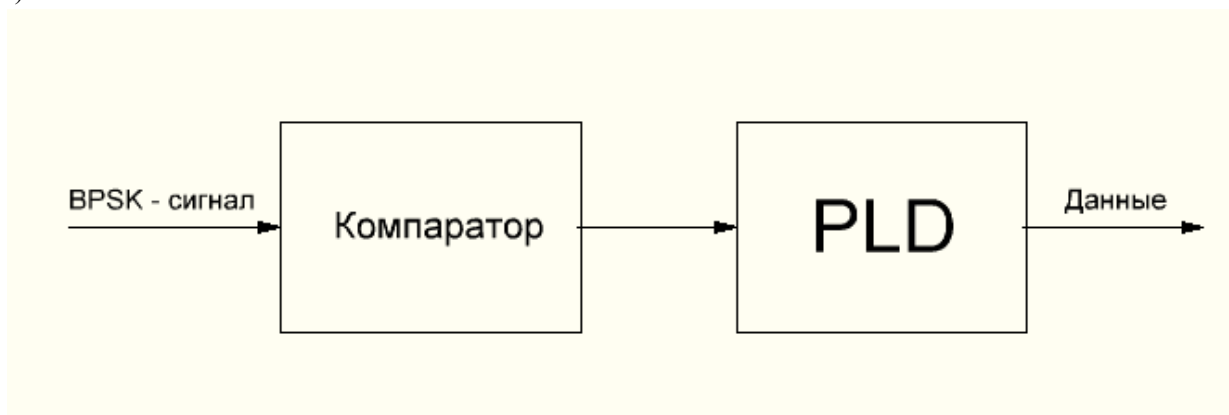


Рис.6 Структурная схема цифрового BPSK – демодулятора.

В классических схемах демодуляции BPSK-сигналов (например, схема Костаса) требуется обеспечить постоянство опорной фазы в течение всего времени передачи информации, что сложно обеспечить схемотехнически. Способ демодуляции BPSK-сигналов, описанный в данной статье, позволяет отказаться от применения источника опорной фазы, что снижает схемотехническую сложность демодулятора.

Для реализации цифровой демодуляции, необходимо входной модулированный сигнал преобразовать в последовательность сигналов прямоугольной формы, где положительная полуволна модулированного сигнала представляется “1”, а отрицательная – “0”. Данную операцию осуществляет компаратор, пример выполнения, которой изображен на рис.7.

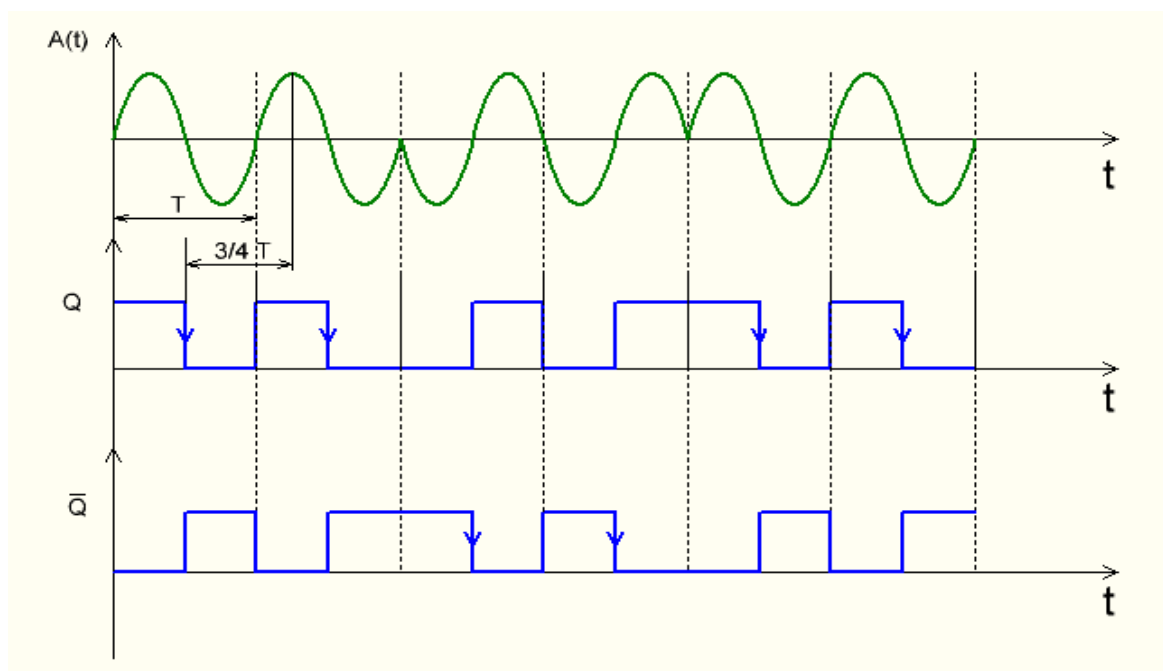


Рис.7 Преобразование фазомодулированного сигнала.

Ниже, на рис.8 представлен алгоритм работы цифрового демодулятора BPSK-сигналов.

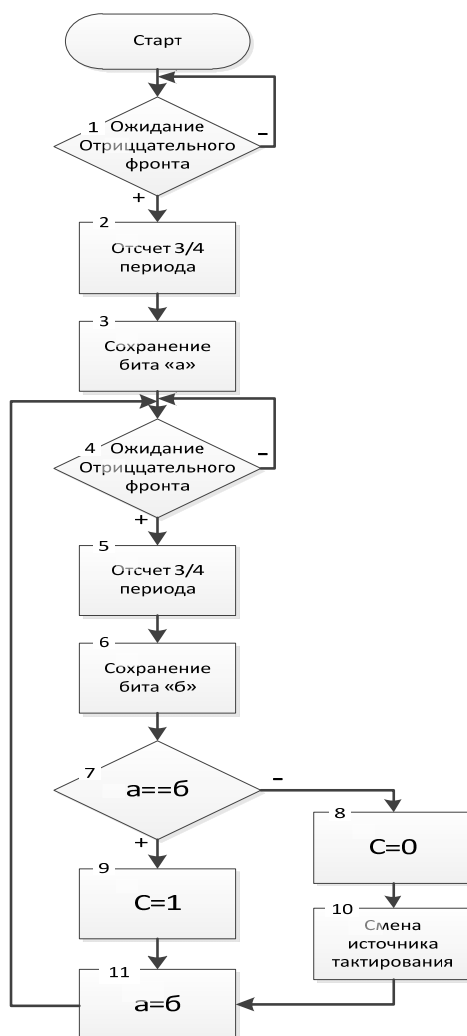


Рис.8 Алгоритм работы цифрового демодулятора BPSK-сигналов.

При обнаружении отрицательного фронта сигнала компаратора запускается таймер, который отсчитывает $\frac{3}{4}$ периода модулированного сигнала. По истечении данного времени выполняется проверка, и сохранение значения первого информационного бита. Затем выполняется проверка, и сохранение второго информационного бита. После чего выполняется их сравнение. Если значения битов равны, то фаза модулированного сигнала не изменялась, а это означает что была принята 1. Неравенство принятых битов означает, что произошла смена фазы манипулированного сигнала (принят 0). При приеме нуля необходимо сменить источник тактирования.

Ниже, на рис.9 представлена осциллограмма, на которой представлен фазомодулированный и демодулированные сигналы.

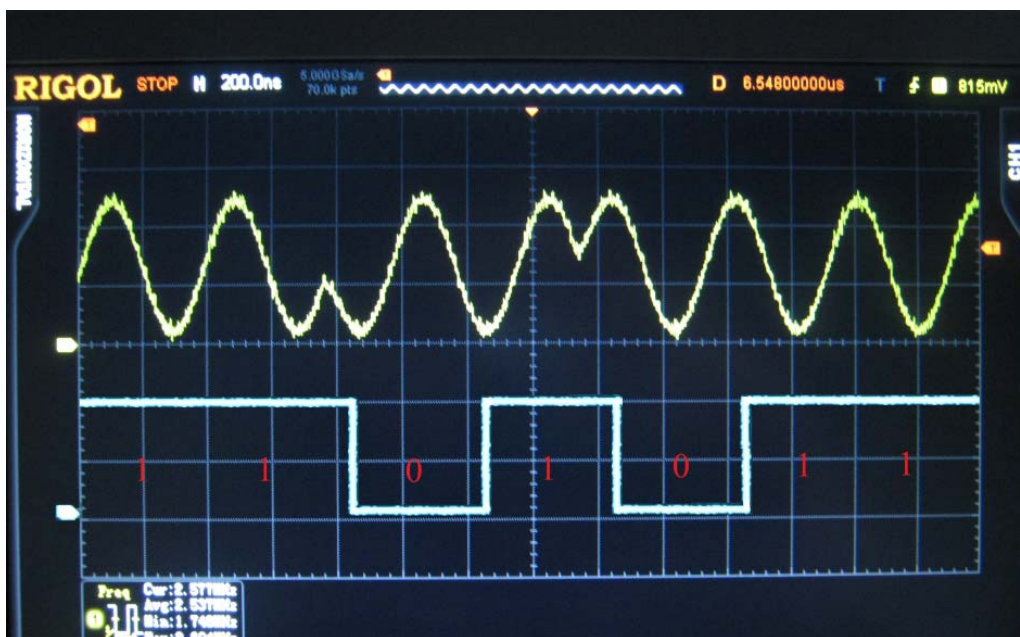


Рис.9 Фазомодулированный и демодулированные сигналы.

III. Заключение

Предложенные схемы цифрового модулятора/демодулятора BPSK-сигналов компактно и просто реализованы на основе DDS-генератора, PLD-структуре и быстродействующего компаратора. Так как, определение значения демодулированного бита выполняется после $\frac{1}{4}$ периода фазомодулированного сигнала, система мало чувствительна к воздействию помех, к уходу частоты следования символов от номинальной.

Следующим этапом разработки является применение более быстродействующего DDS генератора, позволяющего получить фазомодулированный сигнал частотой около 100 МГц. Для передачи полученного модулированного сигнала по радиоканалу, можно применить конвертер, повышающий его частоту до 2,4 МГц.

Библиография

1. Бодян Г., Сорокин Г., *Прямая цифровая демодуляция BPSK-сигналов*, ТУМ, ИСТЕИ-2012
2. Стешенко В.Б. Цифровые разомкнутые схемы демодуляторов сигналов с частотной и фазовой манипуляцией // *Цифровая обработка сигналов.*- 2003.-№2, с.37-40.
3. Сорохтин М.М., Морозов О.А., Логинов А.А., Адаптивный цифровой алгоритм анализа фазы для приема и декодирования сигналов с фазовой и частотной манипуляцией // *Вестник ННГУ им.н.и. Лобачевского, серия Радиофизика, Вып.2, 2007, с.105-110.*